

PSIMチュートリアル SPICEモジュールの使用方法

Mywayプラス株式会社

1. 概要

PSIM の SPICE モジュールはアドオンオプションです。SPICE モジュールは PSIM 環境で SPICE シミュレーション実行するのに便利です。

このチュートリアルは PSIM と SPICE と両方の使用経験のあるユーザーを対象とした PSIM における SPICE モジュール使用方法のクイックガイドです。より詳細な内容については SPICE モジュールマニュアルをご参照してください。

LTspice シミュレーションを実行する前に LTspice をインストールする必要があります。その後 PSIM メニューバーの“オプション” >> “パス設定” をクリックして LTspice の実行ファイルの場所を設定してください。次図のようにパス設定ウィンドウの下の方に設定箇所があります。設定しましたら“保存” をクリックした後に“閉じる” で閉じてください。

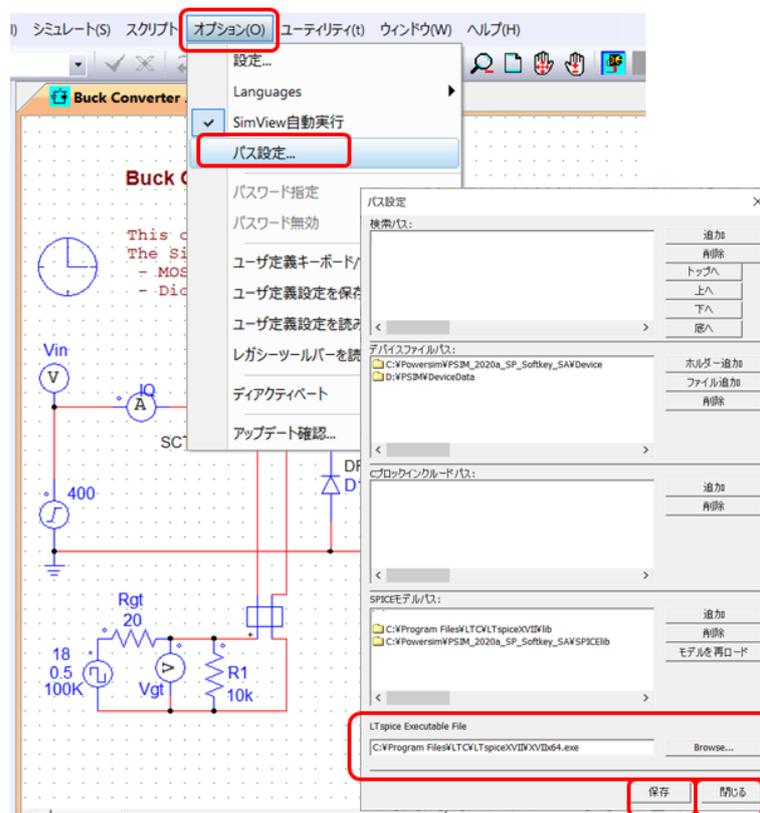


図 1-1 LTspice 実行ファイルのパス設定画面

2. SPICE シミュレーションの実行

PSIM の回路図から SPICE シミュレーションを実行する基本的な流れを、PSIM の範例フォルダ “examples\SPICE” にあるサンプル回路を使用して説明します。範例はオリジナルのファイルを変更してしまわないように別フォルダ、例えば “C:\PSIM_SPICE Tutorial\” などのフォルダをご自身の PC 上に作成しそこへまずコピーをして使用してください。

メニューバーより “ファイル\範例を開く” をクリックし開いたウィンドウでサブフォルダ “¥examples¥SPICE¥SiC Devices¥Rohm” を選択します。フォルダにあるサンプルファイル “Buck Converter with SCT2280KE (LT).psimsch” の回路を開きます。その後 “ファイル\名前をつけて保存” で新しく作成したフォルダに保存して上書きしないようにしてください。

サンプル回路は次のようになっています。基本的な降圧コンバータの回路です。回路中には

- ・ SPICE ネットリストを含んだ SPICE 指令ブロック “XSPD1”。
- ・ SPICE モデル名 “DRFN20TF6S” のダイオード D1。
これは XSPD1 で “.MODEL” で定義されています。
- ・ SPICE サブサーキット名 “SCT2280KE” の MOSFET Q1。
これは PSIM の SPICE ライブラリでサブサーキットブロックとして定義されています。

既存の SPICE モデルを PSIM 回路図に挿入する方法は、3 章「PSIM 回路図での SPICE モデルの使用」で説明します。

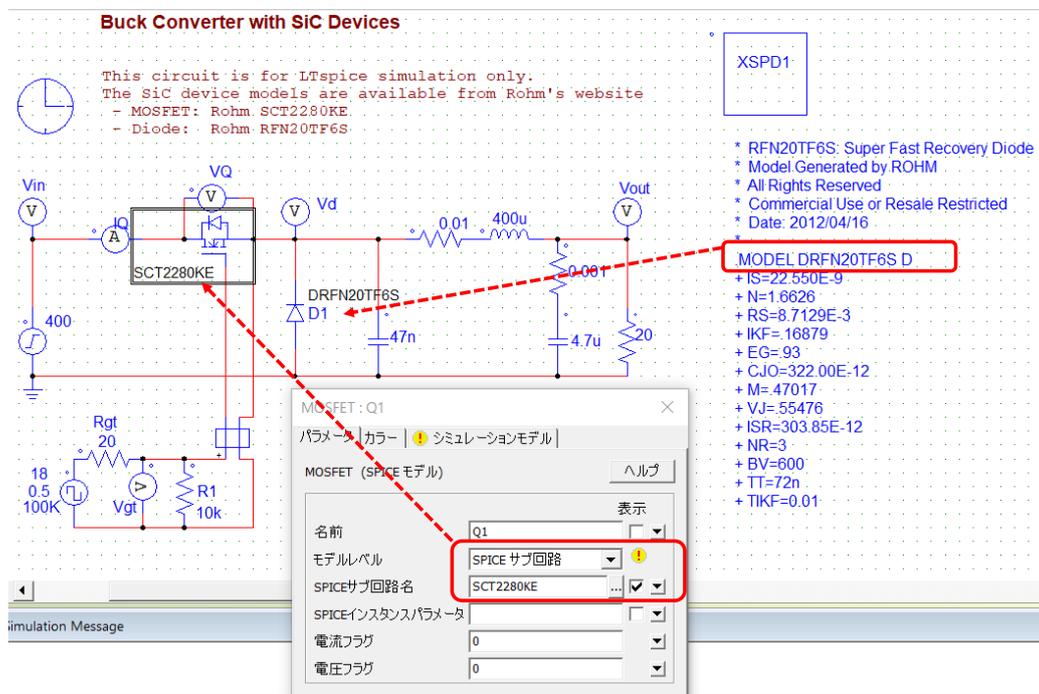


図 2-1 範例 “Buck Converter with SCT2280KE (LT)” の回路

モデルレベルが表示されない場合は次図のようにタブ “シミュレーションモデル” で MOSFET、ダイオード、オンオフコントローラ（マルチレベル）各々を次図の設定としてくださ

い。



図 2-2 各素子のシミュレーションモデルの設定

2.1. SPICE シミュレーション制御

SimulationControl  をダブルクリックし SPICE タブを選択すれば次図のウィンドウが表示され、SPICE のシミュレーション制御の設定ができます。解析タイプを選び、パラメータを決めシミュレーションのオプションを選びます。シミュレーションコントロールダイアログにはない SPICE 解析コマンドとオプションは SPICE 指令ブロックに書き込むことで実行することができます。シミュレーションコントロールダイアログと SPICE 指令ブロックの詳細については“SPICE モジュールマニュアル”を参照してください。

ここでは過渡解析の例を説明します。シミュレーションコントロールダイアログから開く設定画面は次のようになります。

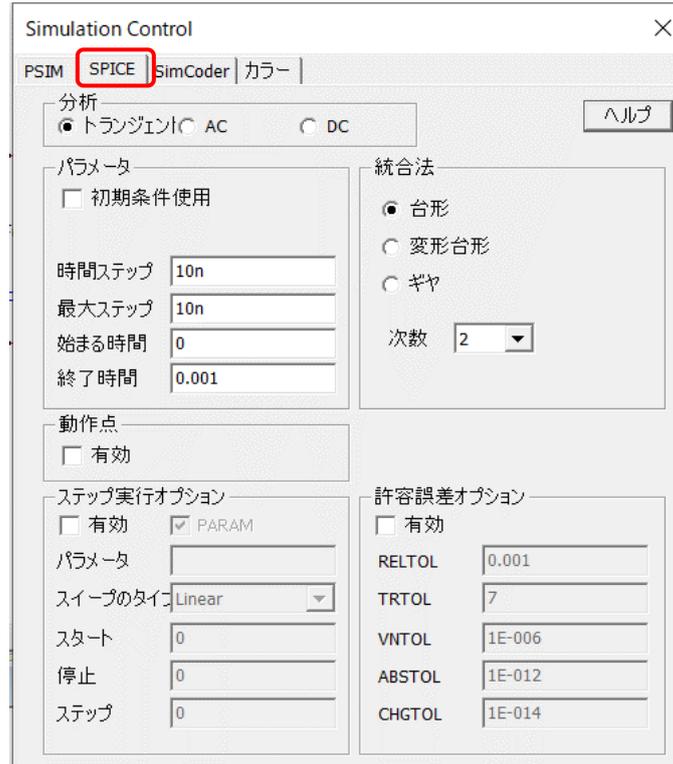


図 2-3 シミュレーションコントロールダイアログ_SPICE タブ画面

2.2. SPICE シミュレーションの実行

設定終了後シミュレーションを開始するにはメニューバーの“シミュレート” >> “LTspice シミュレーション実行” で実行するか、メニューバーのシミュレーション実行のボタン **Lt** をクリックして実行してください。

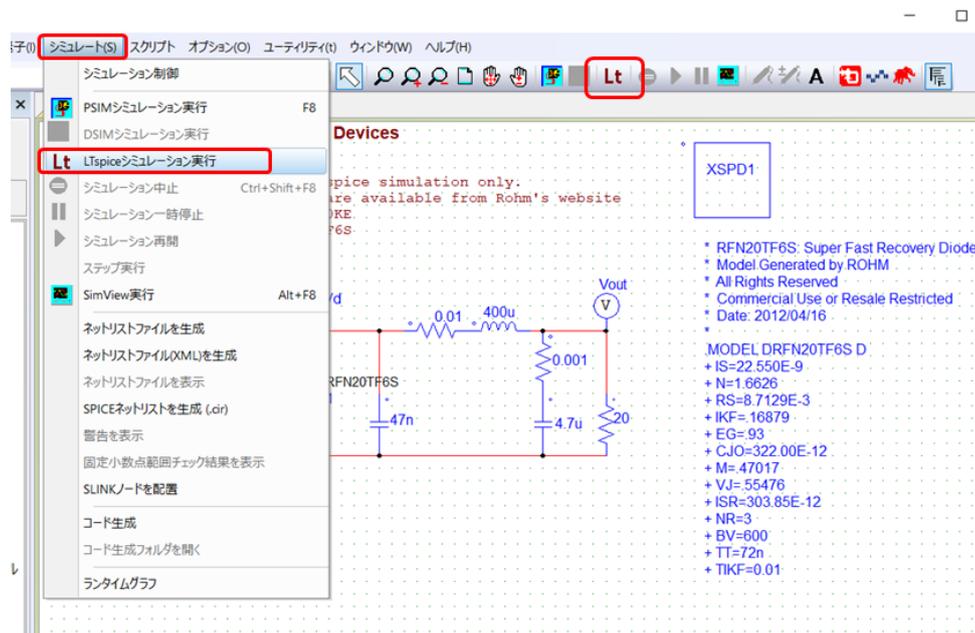


図 2-4 シミュレーション実行メニュー及び実行ボタン

LTspice シミュレーションは LTspice エンジンで実行されます。LTspice から生成される.log ファイルの内容は PSIM のメッセージウインドウに表示され、.raw ファイルの内容は PSIM のシミュレーションと同様に SimView で表示されます。

LTspice 実行中のステータスや進捗情報は LTspice から PSIM へは渡されないため表示はされません。LTspice 終了後 PSIM のメッセージウインドウは LTspice で生成された.log ファイルの内容で更新され、.raw ファイルの内容が SimView ウィンドウで表示されます。

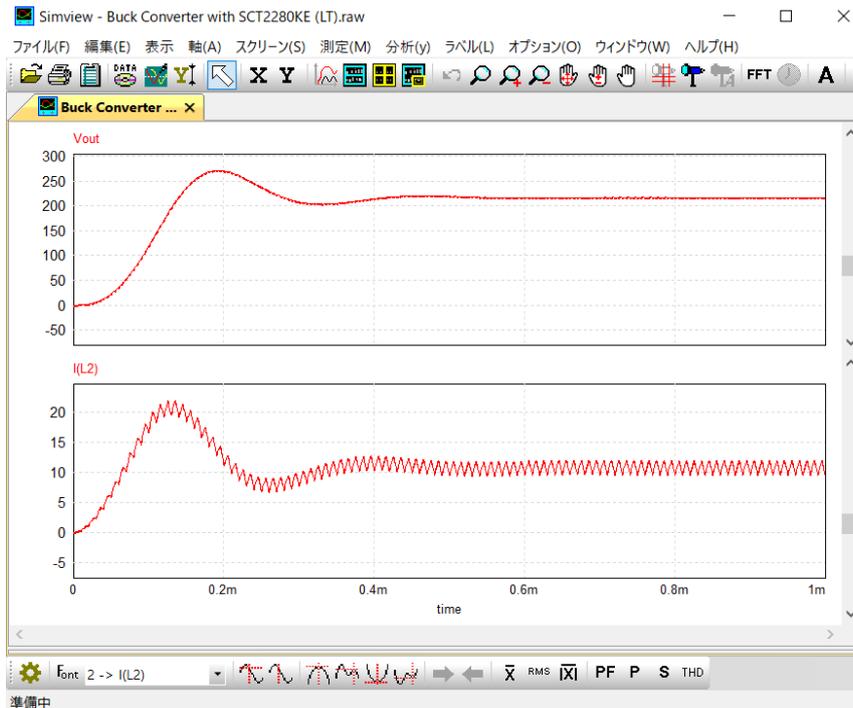


図 2-5 範例を使った SPICE シミュレーション結果の波形

シミュレーション結果はバイナリーかテキストのフォーマットで保存されます。フォーマットはメニューバーのオプション>>設定のタブ“一般的情報”の一番下の“シミュレーション”の“シミュレーション結果の保存”で設定できます。

注) シミュレーション速度はバイナリに設定した方が速くなります。

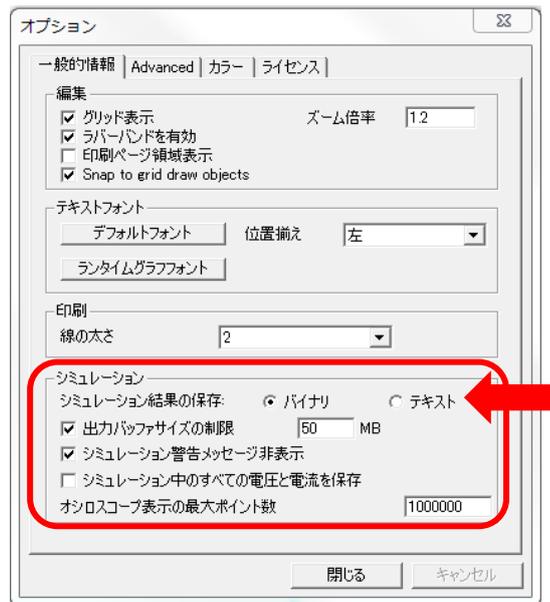


図 2-6 シミュレーション結果の保存フォーマット設定画面

2.3. SPICE ネットリストのエクスポート

“シミュレート” >> “SPICE ネットリストを生成(.cir)”をクリックすることで PSIM 回路をキャプチャし SPICE ネットリストを出力することができます。これで生成されたネットリストファイルはシミュレーションのために LTspice ヘロードされます。

PSIM 回路図と同じ名前のネットリストファイルは、“SPICE ネットリストを生成”をクリックするたび、または LTspice シミュレーションを実行するたびにオーバーライドされます。

2.4. SPICE ネットリストのインポート

手書きまたは他の回路図キャプチャソフトウェアから生成された既存のネットリストを PSIM にロードして LTspice シミュレーションを実行することができます。

PSIM のメニューバー“ファイル”>>“SPICE ネットリストを開く”をクリックすると PSIM へネットリストファイルをロードし、LTspice を実行することができます。

2.5. SPICE ネットリストフォーマット

PSIM では、PSIM の回路図を用いて LTspice シミュレーションを実行することができます。SPICE ネットリストの構文と関数は LTspice でサポートされている必要があります。

他のソースからの SPICE ネットリストファイルの中には、LTspice がサポートしていない構文や関数が含まれている場合があります。このような場合、これらの文を手動で変換する必要があります。

PSIM では簡単な構文チェックを行うことができます。詳細は SPICE モジュールマニュアルに記載されていますのでご参照ください。

3. PSIM 回路中での SPICE モデルの使い方

PSIM の回路中で SPICE モデルを定義するには.model を使用するか.subckt を使用するかの二通りの方法があります。前の章で使用した範例では

- ・ “.MODEL DRFN20TF6S D...”;で定義したダイオード
- ・ “.SUBCKT SCT2280KE ...”.で定義した MOSFET

が使用されていました。

この章では PSIM の回路図中で SPICE モデルを定義し、保存し、便利に使用できる方法について説明します。

3.1. SPICE Directive Block

SPICE モデルを読み込む一番簡単な方法としては上記の例のように PSIM の回路図中の “SPICE Directive Block” に SPICE モデルを書き込む(もしくはコピーして張り付ける)方法があります。PSIM メニューの “素子” >> “SPICE”>> “SPICE Directive Block” をクリックしてネットリストブロックを回路図に置き定義内容を書き込みます。

PSIM の回路図中には 1 つの SPICE 指令ブロックしか置けません。SPICE 命令文、モデルパラメータ、サブ回路ネットリストはすべてこの 1 つのブロックに書かれていないとなりません。

ダイオード D1 は “.model” で定義されています。回路中で素子を定義する場合は

- ・ 素子リストから、“素子” >> “パワー” >> “スイッチ” >> “ダイオード” でダイオードを選択し回路中にブロックを置きます。
- ・ ダイオードのパラメータダイアログでモデルレベルは “SPICE モデル” を選択します。
- ・ SPICE モデル名は使用するモデル名 “DRFN20TF6S” を入力します。
- ・ “.model” 指令とすべてのパラメータを SPICE 指令ブロック中に書き込みます。
- ・ モデル名の横にあるボタンをクリックすると、PSIM の SPICElib フォルダ内の SPICE モデルファイルの検索ダイアログが開きます。ユーザーは、使用するモデルが SPICE モデルリストに用意されているかどうかを検索して見つけることができます。含まれている場合は、ディレクティブブロックに書く必要はありません。

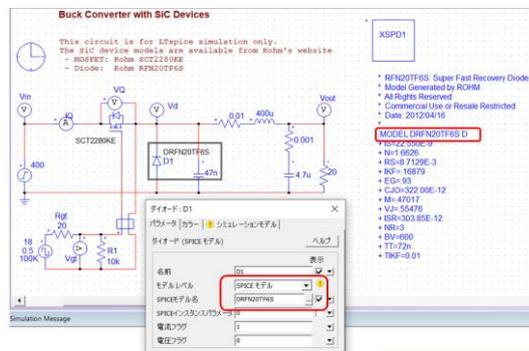


図 3-1 ダイオードの設定画面

SPICE Directive Block の内容は “Save to file” ボタンで保存できます。

”Check syntax” ボタンをクリックするとネットリストの構文を LTspice 形式と照らし合わせてチェックします。これは SPICE モジュールマニュアルで説明します。

3.2. SPICE サブサーキットネットリストブロック

この例では MOSFET は “.subckt” の記述を使ったサブサーキットで定義されています。ノードは順にドレイン、ゲート、ソースと一般的な MOSFET の設定ですので回路中でデバイスを定義しやすくなっています。

- ・ “素子” >> “パワー” >> “スイッチ” >> “MOSFET” を選択し回路図中の所定の場所にブロックを置きます。
- ・ このブロックのパラメータダイアログでモデルレベルは “SPICE サブ回路” 選択します。
- ・ モデルの入カスペースにはサブ回路名 “SCT2280KE” を入力します。名前の横にあるボタンをクリックすると PSIM の SPICElib フォルダ内の SPICE サブサーキットファイルの検索ダイアログが開きます。使用するサブサーキットが PSIM に含まれているかどうかを検索することができます。もし含まれていない場合は、指令ブロックにネットリストを書かなければなりません。

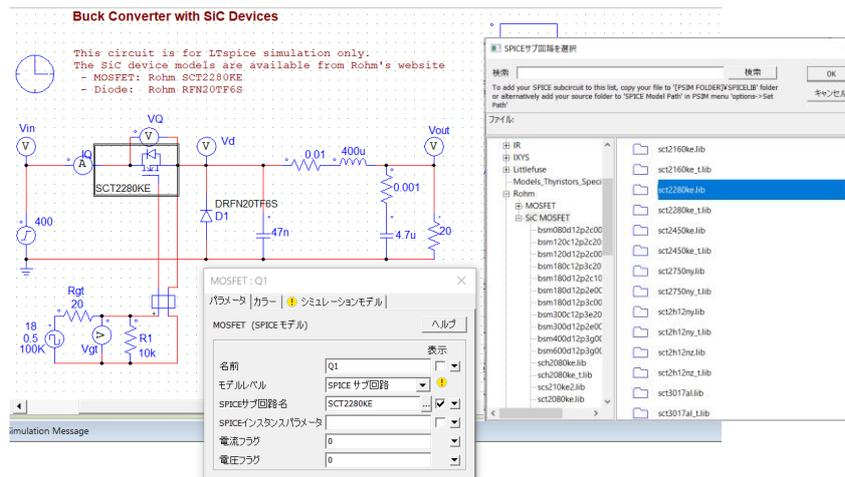


図 3-2 MOSFET Subcircuit Netlist Block の設定例

MOSFET サブ回路の各々のサブ回路の違ったノード数に対応させるために PSIM では 3,4,5 のノードを用意しています。

ノード 3：ドレイン、ゲート、ソース

ノード 4：ドレイン、ゲート(+), ゲート(-), ソース

ノード 5：ドレイン、ゲート、ソース、Tj と Tc

となります。

サブ回路定義で通常とは違う特殊なノード定義やノードシーケンスを持つデバイスに対応できるように PSIM では SPICE サブ回路ネットリストブロックがあります。

範例回路では SCT2280KE はこの方法で PSIM 回路図中へ読みこんでいます。

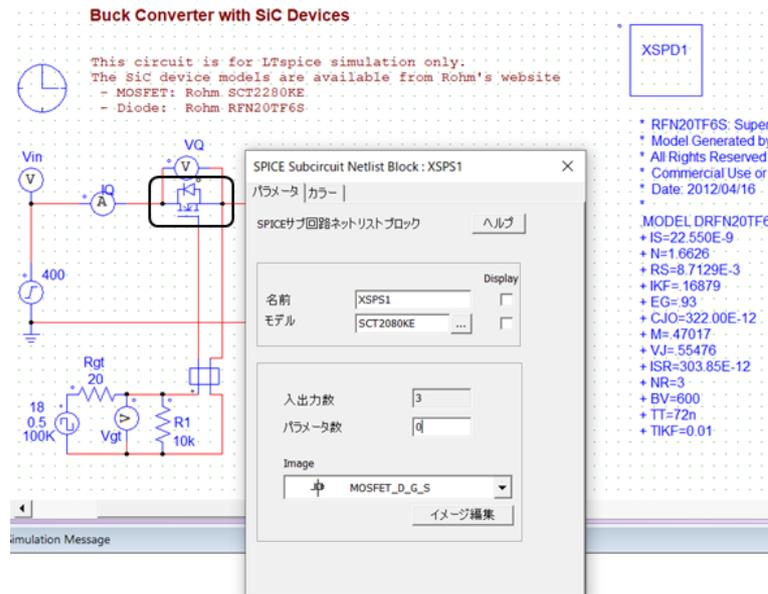


図 3-3 Subcircuit Netlist Block

手順としては

- ・ 素子>>SPICE>>SPICE Subcircuit Netlist Block を選択し回路中に置きます。
- ・ ダブルクリックし属性のウィンドウを開きます。
- ・ “モデル” にはサブ回路名 “SCT2280KE” を入力もしくは探して入れます。
- ・ サブ回路のイメージを編集するためには “Image” のリストからイメージを選択し、“イメージの編集” で新しいイメージを作成してください。
注) ノード順はサブ回路の定義と必ず同じとなるように設定してください。
- ・ 配線をします。
- ・ サブ回路がパラメータを持っており、デフォルト値と違う場合はその設定値と同じ値となるようパラメータ設定を行うことを忘れないようにしてください。
- ・ 回路のファイル名 “Buck Converter with MOSFET SCT2280KE_sub.psimsch” で保存してください。
- ・ シミュレーションを実行して結果が前の結果と同じであることを確認してください。

SPICE サブサーキットネットリストブロックを使用する際に、サブサーキットのイメージがデフォルトのイメージと異なる場合、今後の使用のために保存されませんのでご注意ください。このタイプのサブサーキットブロックを画像と一緒に保存するには、PSIM 素子を作成します。PSIM 素子の作成方法については、「SPICE Module User Manual」に詳細な手順がありますのでご参照ください。

3.3. マルチレベルエレメント

概要で述べたようにすべてのPSIM素子がSPICEに対応しているわけではありません。同様に SPICE モデルやサブサーキットネットリストで定義されている素子は PSIM では使用できません。PSIM と SPICE で素子を切り換えてシミュレーションを実行しないとしないため不便です。そこで PSIM では同じ回路図で PSIM と SPICE を実行できるような素子の属性で設定の切り換えができるようになっています。

素子の属性にあるモデルレベルの横とタブ“シミュレーションモデル”部分に  のマークがあれば設定できます。

例えば次の例では MOSFET はマルチレベル素子となっています。

“シミュレーションモデル”のタブで

- ・“シミュレーション用に異なる素子モデルを選択する”のチェックボックスをチェックすると PSIM と SPICE で違うモデルを定義できます。
- ・PSIM モデルのプルダウンリストより“Level2”を選択します。
- ・SPICE モデルのプルダウンリストより“SPICE サブ回路”を選択します。

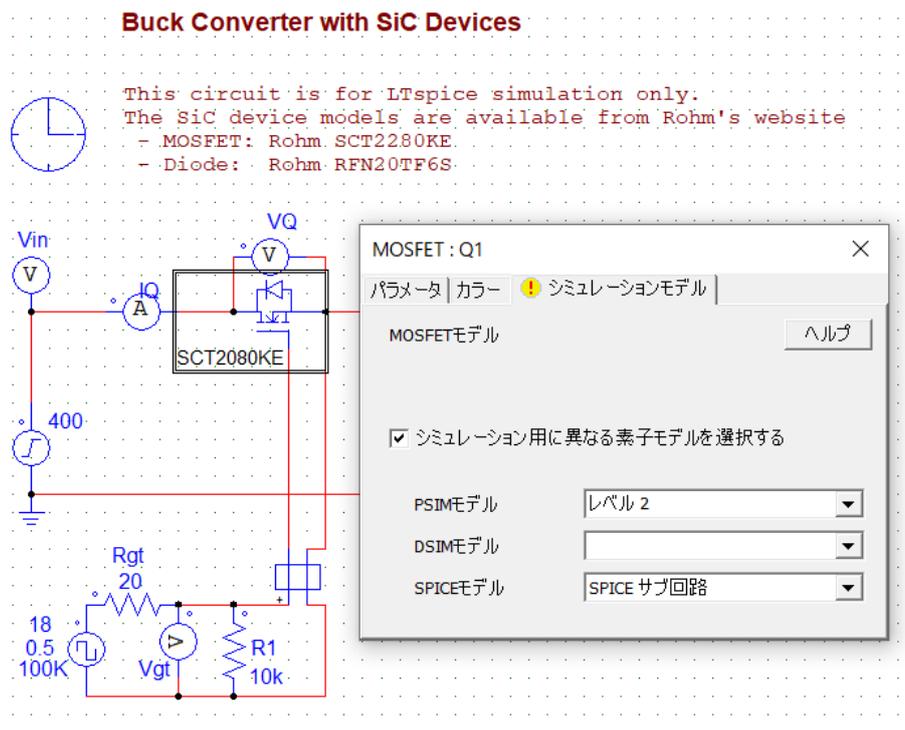


図 3-4 マルチレベルエレメント設定画面

“パラメータ”のタブで PSIM と SPICE 両方のパラメータを入力します。PSIM はこの 2 つのモデルについての情報を保存します。

- ・まず“SPICE サブ回路”を選択し必要なサブ回路名とパラメータを入力します。
- ・次に“Level2”を選択しデータシート等にあるパラメータで項目を埋めてください。

PSIM では両方のモデル情報を同じファイルに保存します。

これで PSIM では“Level2 ” で、SPICE では“SPICE サブ回路” で設定した内容でシミュレーションを実行することができます。

3.4. PSIM/SPICE 互換性 Compatibility チェック

SPICE 対応素子としてすべての PSIM 素子が SPICE シミュレーションに対応しているわけではありません。オプション>>設定>>Advanced にあります SPICE のチェックボックス

“Show image next to elements that can be used for SPICE” をチェックすると SPICE に対応している素子の左側に **SP** がついて表示されていますので素子メニューからライブラリブラウザで SPICE 対応素子かどうかをご確認ください。

オプション>>設定>>Advanced にあります Hardware code generation のチェックボックス “Show image next to elements that can be used for code generation” をチェックすると SPICE と SimCoder に対応した素子の左側には **SP** がついて表示され確認することができます。

また、一部の要素には複数のモデルレベルがあります。一部のレベルは SPICE シミュレーションでサポートされていますが、一部のレベルはサポートされていません。

PSIM では”表示”>>”素子の使用レベルを確認” でモデルレベルを確認できます。

この機能は次の図のようになります。

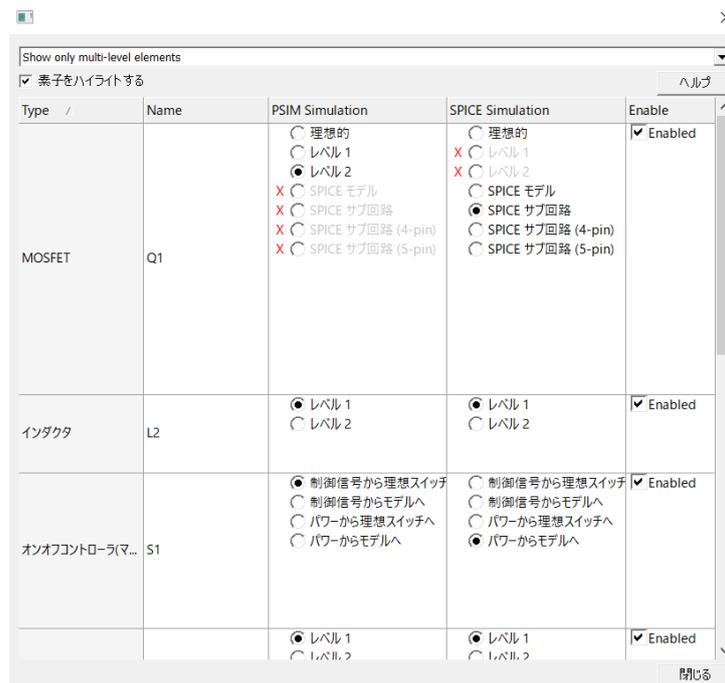


図 3-5 マルチレベル素子確認ウィンドウ

この表は、ユーザーが異なるシミュレーションに対して正しい要素とモデルレベルを選択設定するのに役立ちます。

- ・ PSIM 用、SPICE 用、両方で使用できる素子がわかります。

- ・どの要素がマルチレベルかがわかります。PSIM,SPICE 各々に対するモデルレベルもわかりません。
- ・この表を使うと素子属性のダイアログウインドウで行うのと同様にモデルレベルの変更や選択が直接できます。
- ・素子の有効/無効は **Enable** チェックボックスのチェックの有無で設定できます
- ・Highlight Elements をチェックするとリストにあるすべての要素を回路図でハイライトします。ンで実行できます。

リストのメニューは次のようになります。

- ・ Show all : 回路図中のすべての要素のリストを表示します。
- ・ Show only Multi-level elements : マルチレベルの素子を表示します。
PSIM,SPICE のモデルレベルを選択できます。
- ・ Show only elements that are not compatible with PSIM engine :
PSIM シミュレーションでサポートされない要素を表示します。
- ・ Show only elements that are not compatible with SPICE engine :
SPICE シミュレーションでサポートされない要素を表示します。

この機能により、使用とするシミュレーションエンジンがサポートしていない要素を素早く特定し、設定を修正することができます。そして、同じ PSIM 回路図を使用して PSIM と SPICE シミュレーションの両方を実行する結果を得ることができます。

4. SPICE ライブラリの管理

PSIM では既存の SPICE モデルとサブサーキットを利用することができます。ここでは既存のファイルを利用するための方法をいくつか紹介します。

4.1. SPICE ネットリストファイルのパス設定

既存の SPICE ネットリストファイルのモデル(.model)やサブ回路(.subcircuit)を使う場合には PSIM のあるディレクトリのサブフォルダ"SPICElib"にこれらのファイルを置いてください。PSIM は自動的にこのフォルダをロードします。ファイルの拡張子は.lib である必要はなくどのような拡張子でも問題ありません。

別に新たなフォルダを設定したい場合は PSIM の“パス設定”でフォルダを追加することもできます。例えば SPICE モデルを含む“My Spice Models”というファイルがフォルダ“C:\PSIM_SPICE Tutorial\SPICE Models”に置いてある場合、パス設定で次のように追加します。

- ・ PSIM のメニューバーから “オプション” >> “パス設定” で、次図のようなパス設定のダイアログが表示されます。
- ・ “SPICE モデルパス” の右にある “追加” で “C:\PSIM_SPICE Tutorial\SPICE Models” を追加します。
- ・ “モデルを再ロード” をクリックしてパス設定を更新します。
- ・ “保存” し “クローズ” してダイアログを終了します。

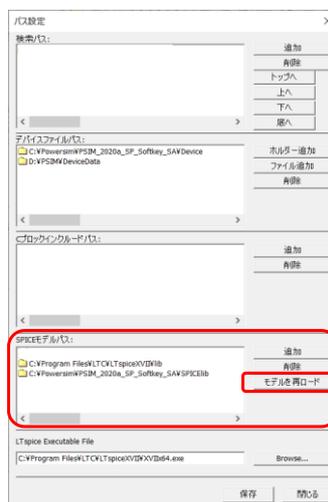


図 4-1 モデルファイルパス設定画面

どのモデルとサブサーキットが SPICE シミュレーションに使えるモデルかを確認するためには “表示” >> “SPICE モデルリスト”、もしくは “表示” >> “SPICE サブ回路リスト” を選択してモデルとサブサーキットがリストにあるかを確認してください。あれば SPICE 指令ブロックに書く必要はありません。

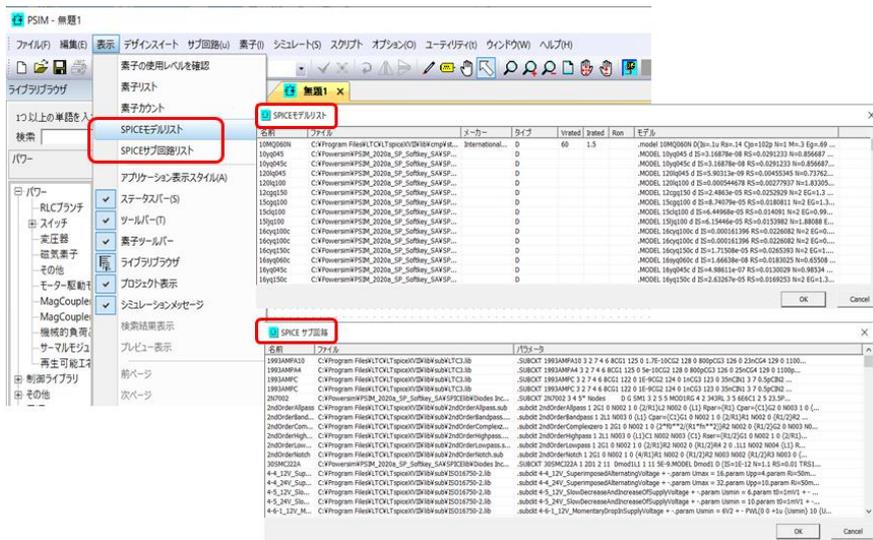


図 4-2 リスト表示

モデルファイルがサブフォルダ“SPICElib”のサブフォルダかパス設定で設定したフォルダにある場合は SPICE 指令ブロックを使用する必要はありません。また、ファイルの拡張子は.lib や.txt である必要はなく他の拡張子でも使えます。

もし意図せずにパス設定したフォルダにあるファイル名が SPICE 指令ブロックにあるサブサーキットやモデル名と同じであった場合は PSIM 回路図中においた SPICE 指令ブロックで定義されている方が優先して使用されます。

4.2. 指令文.lib または.include を使用する

SPICE モデルとサブサーキットを使う別の方法としては PSIM の回路図で SPICE 指令ブロックに“.lib”か“.include”で指令文を書く方法があります。

- .lib Path\Filename か、
- .include Path\Filename

この場合絶対パスで書かなければなりません。

上記の SPICE コマンドで指定されたファイルは SPICE モデルのためのモデルやサブサーキットの定義を含んでいます。この定義があればファイルの内容を SPICE 指令ブロックにコピーする必要はありません。

4.3. SPICE ネットリストファイルから PSIM ライブラリ素子を生成する

3.2 章で述べたように、“Buck Converter with MOSFET SCT2280KE_sub.psimsch”という回路でロードされている SPICE サブ回路には画像がリンクされていません。このサブ回路が新しい PSIM 回路図で呼び出されるたびに、SPICE サブ回路のネットリストブロックを追加するための全ての作業を行わなければなりません。

PSIM の他の素子と同様にイメージとリンクした SPICE サブサーキットをもつ素子を生成し

保存するためには“イメージライブラリ編集”があります。

SPICE ネットリストファイルから PSIM 要素を作成する詳細な手順は、「SPICE モジュールマニュアル」に記載されています。

手順としては次のようになります。

- ・ SPICE 指令ブロックと SPICE サブ回路ネットリストブロックを含むサンプル回路 “Buck Converter with MOSFET SCT2280KE_sub.psimsch” を開きます。
- ・ パラメータダイアログを開くために SPICE 指令ブロックをダブルクリックします。“save to file” のボタンをクリックして内容を “MySPICESubckt.txt” としてフォルダ C:\PSIM_SPICE Tutorial\SPICE Subs に保存します
- ・ メニューの “編集>>ライブラリ編集>>ライブラリファイル編集” をクリックして “新しいライブラリ” をクリックします。(PSIM の既存のライブラリを使用する場合はそのライブラリに保存できますのでライブラリを選んで “ライブラリの編集” をクリックすると次の3つのステップはスキップできます)
- ・ PSIM の “素子” メニューに表示したいライブラリ名を入力します。ここでは “User SPICE Elements” と入力します。
- ・ ライブラリのファイル名 “My SPICE File” を入力します。OK をクリックするとこの新しいファイル名がライブラリリストへ追加されます。
- ・ この新しいライブラリ名 “My SPICE File.lib” を選択し “選択したライブラリを編集” をクリックします。PSIM のイメージライブラリ編集が次の Window のように開きます。

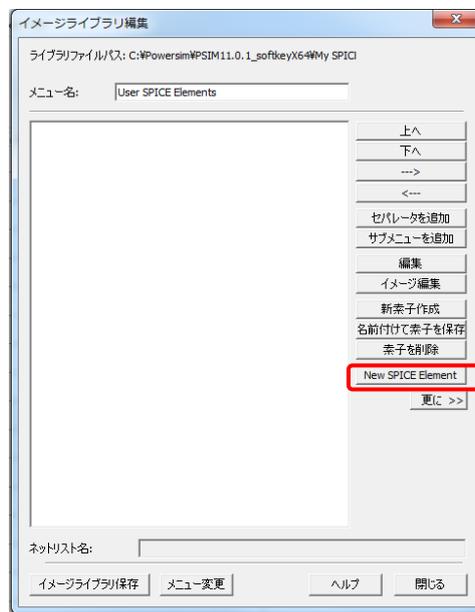


図 4-3 イメージライブラリ編集画面

- ・ **New SPICE Element** のボタンをクリックします。ファイルの PSIM のパス設定にあるすべてのモデルと subcircuit が表示されます。ユーザーのファイルがリスト中に入っていない場合は “4.1 SPICE ネットリストファイルのパス設定” を参照し設定してください。
- ・ 例としてファイル “My SPICE Subckt.txt” をダブルクリックすると含まれるすべてのサ

ブサーキットが表示されます。

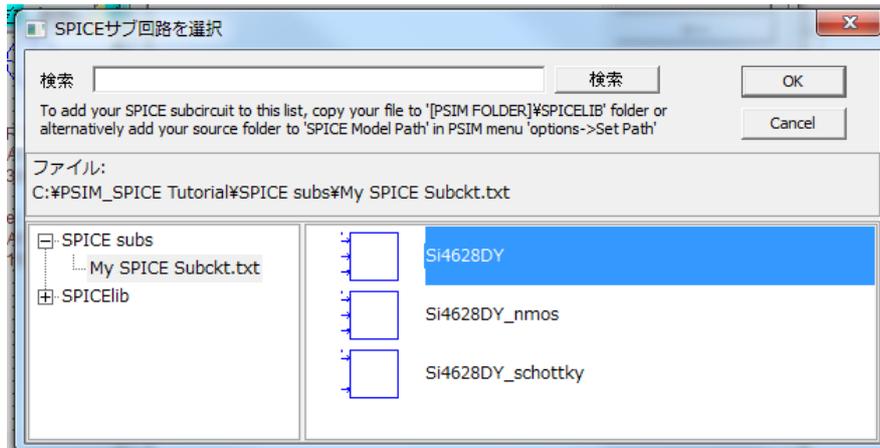


図 4-4 SPICE 素子選択画面

- ・“Si4628DY” をダブルクリックすると SPICE Library Element のエディタが開きます。このエディタではサブサーキットの定義、名前、ノード数、パラメータとデフォルト値が自動的に生成されます。

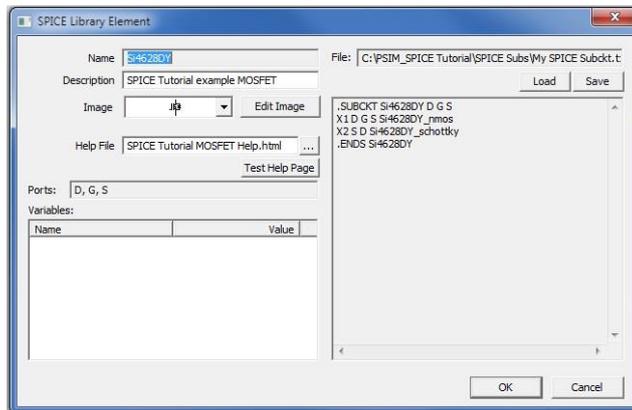


図 4-5 SPICE ライブラリ素子画面

- ・開いたウィンドウの“説明”には必要があれば簡単な説明として例えば“SPICE Tutorial example MOSFET”等を書き込みます。
- ・イメージリストから MOSFET イメージを選択します。ノード設定が subcircuit の定義と同じになっていることを必ず確認してください。
- ・新規のイメージが必要な場合、素子の編集のために“イメージの編集”をクリックすると寸法、ノードの設定、テキストの追加またこのイメージに対するグラフィックデザインの追加などができます。
- ・フォルダ“Powersim/Help”に html 形式のヘルプ、ファイル名“SPICE Tutrial MOSFET Help.html”がオプションで追加されます。

最後に“Test Help Page”をクリックしてリンクを確かめてください。

- ・“保存” ボタンをクリックしてライブラリにある素子を保存します。“OK” をクリックして SPICE 素子エディタを閉じます。
- ・イメージライブラリ編集では新しい素子“Si4628DY”が表示されています。

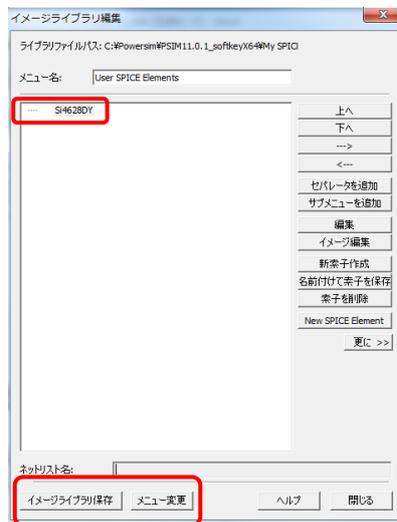


図 4-6 イメージライブラリ編集画面

- ・“イメージライブラリ保存” をクリックしてライブラリを更新し“メニュー変更” をクリックしてこの新規に作成した素子の表示を PSIM の“素子”メニューへアップデートします。
- ・これで新しい PSIM 素子として PSIM 回路で SPICE シミュレーションに使用できるようになりました。

範例回路“Buck-MOSFET SI4628DY(PSN).psimsch”で SPICE シミュレーションのために新規に生成したこの PSIM 素子を使うためには

- ・ SPICE サブサーキットネットリストブロック“Si4628DY”を削除します。
- ・メニュー“素子>>User SPICE Elements>>Si4628DY”をクリックし回路図中の適当な所に配置し配線を接続します。もしサブサーキットがパラメータをもっていてデフォルト値と違う場合は回路中のパラメータ値を変更することを忘れないでください。
- ・ PSIM ファイルを新しい名前“Buck-MOSFET SI4628DY(SPICE Element).psimsch”で保存してください。

これで SPICE シミュレーションを実行する準備が整いました。

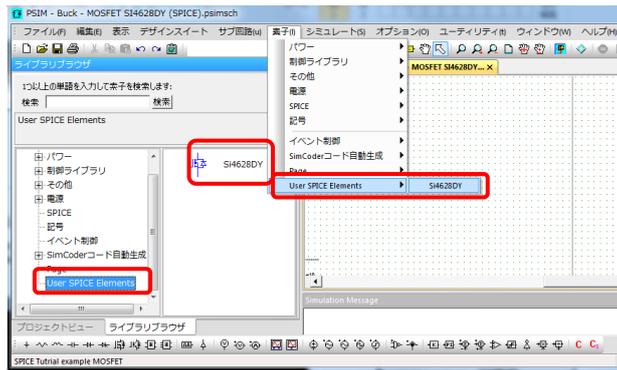


図 4-7 新規生成 SPICE 素子選択画面

ご注意

1. 本資料に記載された製品の仕様は、予告なく変更することがあります。
2. 本資料の内容については、万全を期しておりますが、万一ご不明な点などがありましたら、弊社までお申しつけください。
3. 本資料に記載された情報に起因する損害または特許権その他権利の侵害に関しては、弊社は一切の責任を負いません。
4. 本資料によって第三者または弊社の特許権その他権利の実施権を許諾するものではありません。
5. 弊社の書面許諾なく、本資料の一部または全部を無断で複製することを固くお断りします。
6. 本資料に記載されている会社名、商品名は、各社の商標または登録商標です。

Copyright 2021 by Myway Corporation

All rights reserved. No part of this manual may be photocopied or reproduced in any form or by any means without the written permission of Myway Corporation.